

Fotodetektor mit Transimpedanzverstärker und Auswerteelektronik in monolithischer Integration und Herstellungsverfahren

5

Es wird der konstruktive Aufbau eines Fotodetektors für geringe zu verarbeitende Lichtleistungen beschrieben, bei dem das fotoempfindliche Element (Fotozelle) mit einem Transimpedanz-Verstärker und entsprechender Auswerteelektronik monolithisch integriert ist, wobei eine vertikale Anordnung des fotoempfindlichen Elements und der elektronischen Schaltungen vorgeschlagen wird. Das hat die Vorteile der Erhöhung der Empfindlichkeit des Fotodetektors und der Platzersparnis an Chipfläche (Einchip-Lösung). Bei der Montage ergibt sich eine Kostenersparnis, da das Chip-Gehäuse kleiner und einfacher gestaltet werden kann.

Bei fotoelektrischen Systemen wie z. B. Optokopplern, Infrarot-Empfänger Schaltkreisen für IR-Fernbedienungen, Bildsensoren oder CD/DVD Fotodetektor-ICs existieren aufgrund der stark unterschiedlichen Anforderungen an die "Licht-zu-Spannungs-Wandlung" verschiedene technologische Realisierungskonzepte. Man unterscheidet voll integrierte Schaltkreise, die Detektor (meist eine Fotodiode) und die dazugehörige Elektronik nebeneinander auf einem Chip vereinen von Zweichip-Lösungen, bei denen der Detektor als separates Chip über einen Bonddraht mit der Verstärker- und Auswerteelektronik elektrisch verbunden wird.

Voll integrierte Lösungen ermöglichen u. A. die unmittelbare Signalverarbeitung und sind dadurch besonders für sehr hohe Geschwindigkeiten/Datenraten geeignet (z.B. CD/DVD PDIC's – **PDIC** sind Photodetector Integrated Circuits). Voll integrierte Systeme sind unverzichtbar, wenn mehrere optische Signale örtlich eng benachbart und zeitgleich zu detektieren sind (z.B. Scanner-Zeilen, Bildsensoren, Messaufgaben).

Für Anwendungen mit geringen zu verarbeitenden Lichtleistungen sind große Detektorflächen notwendig. Diese können nicht mehr wirtschaftlich mit den signalverarbeitenden Schaltungsteilen gemeinsam integriert werden. Der Grund hierfür liegt darin, daß durch die integrierte Verstärkungs- und Auswerteelektronik komplizierte und somit teure Fertigungsprozesse (CMOS, BiCMOS) zum Einsatz kommen. Für die technologisch eher anspruchslose große Detektorfläche (z.B. Fotodiodenfläche) würden so die gleichen hohen technologiebedingten Kosten

entstehen. Daher werden in den für geringe Lichtleistungen heute vorhandenen Zweichip-Lösungen für die verschiedenen Chips des Systems den Erfordernissen optimal angepaßte Halbleitertechnologien verwendet. Es entstehen aber dadurch zusätzliche Montagekosten, ein erhöhter Platzbedarf, und somit größere Gehäuse.

5 Durch die elektrische Verbindung des Detektorchips mit dem signalverarbeitenden IC mittels Bondverbindungen kann sich außerdem eine erhöhte Störanfälligkeit durch elektromagnetische Einstrahlung ergeben. Das ist insbesondere bei konventionellen IR-Receiver Modulen für Infrarot-Fernbedienungen der Fall, die in Fernsehgeräten in der Umgebung von Bildröhren oder LC-Displays montiert sind.

10 Dies ist nur durch kompliziertere und somit teurere Gehäuse zu kompensieren, siehe auch **Datenblatt Sharp**, Anlage GP1UE26RK.pdf.

Der Erfindung liegt die **Aufgabe zugrunde**, einen Photodetektor so zu gestalten, daß die geschilderten Nachteile, die sich bei Detektoren für niedrige zu verarbeitende Lichtleistungen beim Stand der Technik ergeben, wenn es um die monolithische Integration mit der Auswerteelektronik geht, überwunden werden.

15 Gelöst wird diese Aufgabe mit den im Anspruchs 1, 7 oder 10 angegebenen Merkmalen.

Der Gegenstand des Anspruchs 1 weist die Vorteile auf, daß die fotoempfindliche Fläche des Detektors sich nahezu über die ganze Fläche ausdehnen kann, die der Chipgröße entspricht und diese Flächengröße auch zur Integration der Verstärkerschaltung und/oder der weiteren Signalverarbeitung verwendet werden kann. Der technologische Fertigungsaufwand ist dabei durch die vertikale Verbindung des Fotozellenbereichs mit der integrierten Schaltung über vertikal (parallel zu der Chipnormalen) verlaufende Dotierkanäle, z.B. durch einen modifizierten Isolationsgraben (Trench) geringfügig erhöht; die benötigte Fläche und andere Folgekosten für das Gesamtsystem sinken jedoch überproportional.

20 Aufgrund der kompakten Bauweise ergeben sich außerdem parametrische Vorteile gegenüber konventionellen Zweichip-Lösungen.

25 Vorteilhafte Ausgestaltungen des Gegenstandes des Anspruchs 1 sind in den abhängigen Ansprüchen angegeben.

30 Hierbei ist insbesondere vorteilhaft der in seiner Ausgestaltung als elektrische Verbindung zwischen der Fotozelle und der elektronischen Schaltung benutzte (modifizierte) Trench.

Die Erfindung soll anhand von **Beispielen** näher erläutert werden. Die Figuren sind selbsterklärend und bedürfen nur einer kurzen näheren Erläuterung.

5 **Figur 1** ist eine schematische Darstellung eines ersten Beispiels der erfindungsgemäßen vertikalen Anordnung von Fotozelle 20 und elektronischen Schaltungen 30, elektrisch verbunden 40 durch einen modifizierten Graben (Trench), alles in monolithischer Integration.

10 **Figur 2** ist eine schematische Darstellung eines vertikal integrierten Detektorsystems in einem Gehäuse 60, wobei die einhüllende Verschlußmasse 61 für Licht der Signalwellenlänge transparent ist.

15 **Figur 1a** ist eine schematische Darstellung eines weiteren Beispiels der erfindungsgemäßen vertikalen Anordnung von Fotozelle und elektronischen Schaltungen, elektrisch verbunden durch einen modifizierten Graben (Trench), in monolithischer Integration.

20 **Figur 2a** ist eine weitere schematische Darstellung eines vertikal integrierten Detektorsystems im Gehäuse, wobei die einhüllende Verschlußmasse für Licht der Signalwellenlänge transparent ist.

25 Zur Herstellung eines monolithischen Fotodetektors 10 kann folgendermaßen vorgegangen werden:

30 Ausgangsmaterial für alle Beispiele ist eine hochohmige Siliziumscheibe (100 ... 1000 Ohm*cm), zum Beispiel p-leitend. Dorthin ein erfolgt eine maskierte (maskenbegrenzte) Umdotierung z.B. mit Phosphorionen-Implantation von der einen Scheibenseite V her. Die Maske kann jeweils fast die gesamte spätere Chipgröße öffnen. Auf eine geeignete Ausheilung (die mit Oxidation einhergehen kann, wobei deren Stufe dann als Justierhilfe dient) folgt dann eine Epitaxie mit demselben Leitungstyp wie die Ausgangsscheibe auf der nicht entgegengesetzten Scheibenseite V mit einer höheren Dotierung (5 ... 50 Ohm*cm) und einer Dicke im Bereich 10 ... 25 µm.

35 Durch diese Epitaxieschicht 28 werden lokale Dotierungen zur Kontaktierung der nunmehr vergraben umdotierten Schicht 29 eingebracht, die den wesentlichen Teil der Fotozelle bildet. Dies kann durch eine bekannte Sinker-Diffusion erfolgen.

In dem gezeigten Beispiel wird die Dotierung erzeugt, indem tiefe Isoliergräben 41 (Trenchs) bis in die vergrabene Schicht 29 geätzt werden und dann deren Seitenwände 41a, 41b mittels gezielter Ionenimplantation dotiert werden. Danach werden die Öffnungen mit Polysilizium aufgefüllt.

5 Es ist ebenfalls möglich, die Trenngräben mit dotiertem Polysilizium aufzufüllen und die erwähnte Seitenwandimplantation wegzulassen.

Sind die Trenngräben geschlossen und planarisiert, beginnt ein normaler CMOS- oder BiCMOS-Prozess auf dieser epitaxierten Scheibenseite. Die gewissermaßen vergrabene Fotozelle 20 wird durch die Trenngräben 41 oder im anderen Beispiel 10 Trenngräben 40 mit der Schaltung 30 an der Oberfläche verbunden.

Das Layout der Schaltung 30 ist so gestaltet, dass die Kontaktgebiete 41 oder 40 der vergrabenen Fotozelle (z.B. Diode) unmittelbar einbezogen werden, um so ideal kurze Verbindungswege zu realisieren. Elektrische Verbindungen (40) zwischen der Fotozelle und der elektronischen Schaltung sind mit einer Ausdehnung in Richtung 15 zu einer Senkrechten zur Chipebene (der Normalen) vorhanden.

Nach Abschluss des konventionellen Halbleiter-Fertigungsprozesses erfolgt ein Abdünnen der gesamten Halbleiterscheibe auf der von der elektronischen Schaltung abgewandten Seite R und gegebenenfalls die Abscheidung einer Antireflexions-Schicht (ARC) 21 auf der Scheibenrückseite R. Der nach der Vereinzelung der 20 Scheibe so hergestellte Chip wird dann kopfüber (also mit der Schaltung 30 nach unten) auf eine Leiterplatte montiert werden (Flip Chip-Technik), so dass die Fotozelle 20 mit ihrer Oberseite nach oben weist und zugänglich ist. Die Flip-Chip-Technik ist günstig für die optimale Ausnutzung der vertikalen Integration des Detektors mit dem Schaltkreis.

25 Es ist jedoch auch möglich, das Chip konventionell mittels Bondverbindungen für die Betriebsspannung und das Ausgangssignal in einem "Clear-Mold" Gehäuse in "Chip on Lead"-Technik aufzubauen. Dabei ist eine Beleuchtung von der einen (Elektronik-Seite) oder der anderen Seite (Detektor-Seite) möglich.

Der für geringe zu verarbeitende Lichtleistungen vorgesehene Fotodetektor hat 30 dadurch Transimpedanz-Verstärker und Auswerteelektronik in monolithischer Integration. Ein eigentlicher Fotozellenteil ist der einen Chipseite zugeordnet. Auf dieser fällt vorzugsweise das Licht ein. Elektronische Schaltungsteile sind auf der entgegen gesetzten Chipseite angeordnet. Elektrische Verbindungen sind zwischen

der Fotozelle und der oder den elektronischen Schaltung(en) vorhanden, mit einer Ausdehnung in Richtung der Senkrechten zur Chipebene.

5 Die Fotodetektion des einfallenden Lichtes erfolgt dergestalt, daß das Licht auf die Rückseite oder Vorderseite fällt und je nach Wellenlänge in den ersten 10µm bis 20µm Elektronen/Loch-Paare generiert.

10 Diese diffundieren in die Raumladungszone der vergrabenen Diode und erzeugen dort je nach Beschaltung eine Fotospannung bzw. einen Fotostrom, dessen Signal von der darüberliegenden CMOS- oder BiCMOS-Schaltung 30 ausgewertet und verarbeitet wird, hier also Transimpedanz-Verstärker und Auswerteelektronik in monolithischer Integration vorliegen.

15 Die elektrischen Verbindungen zwischen dem Fotozellenteil und der elektronischen Schaltung sind durch in bestimmten Bereichen dotierte speziell verfüllte Gräben (Trenchs) gebildet, wobei die speziell verfüllten Gräben dotierte Seitenwände besitzen, welche die elektrischen Verbindungen zwischen der Fotozelle und der elektronischen Schaltung herstellen.

20 Die speziell verfüllten Gräben können mit dotiertem Polysilizium gefüllt sein, welches die elektrischen Verbindungen zwischen der Fotozelle und der elektronischen Schaltung herstellt, wobei die speziell verfüllten Gräben auch zur elektrisch nicht-leitenden Trennung (Isolation) verschiedener Chip-Bereiche verwendet werden können.

25

30

Bezugszeichenliste

- 10 **Fotodetektor in monolithischer Integration (Einkristall)**
- 20 **Fotozellenteil**
- 5 30 **elektronische Schaltungsteile**
- 40 **elektrische Verbindungen**
- 41 **leitfähiger Trenngraben**
- 60 **Gehäuse**
- 61 **Vergussmasse.**

10

Ansprüche:

1. **Fotodetektor für geringe zu verarbeitende Lichtleistungen mit Transimpedanz-Verstärker und Auswerteelektronik in monolithischer Integration, wobei**
 - 5 **ein eigentlicher Fotozellenteil (20) der einen Chipseite (R) zugeordnet ist, von der vorzugsweise das Licht (L) einfällt,**
 - 10 **ein elektronischer Schaltungsteil (30) auf der entgegengesetzten Chipseite angeordnet ist (V);**
 - 15 **elektrische Verbindungen (40,41) zwischen dem Fotozellenteil (20) und dem elektronische Schaltungsteil (30) mit einer Ausdehnung in Richtung parallel zu einer Senkrechten (Chipnormalen) vorhanden sind, bzw. mit einer Ausdehnung in Richtung senkrecht zur Chipebene vorhanden sind.**
- 15 2. **Fotodetektor nach Anspruch 1, wobei die elektrischen Verbindungen zwischen dem Fotozellenteil (20) und dem elektronische Schaltungsteil (30) durch in bestimmten Bereichen dotierte (speziell) verfüllte Gräben (Trenchs) gebildet sind (40,41), insbesondere durchgängig im kristallinen Halbleiter verlaufend.**
- 20 3. **Fotodetektor nach Anspruch 1 und 2, wobei die verfüllten Gräben (leitfähig) dotierte Seitenwände (41a,41b) besitzen, welche die zumindest eine elektrische Verbindung zwischen dem Fotozellenteil (20) und dem elektronische Schaltungsteil (30) herstellen, insbesondere durchgängig im kristallinen Halbleiter verlaufend.**
- 25 4. **Fotodetektor nach Anspruch 1 und 2, wobei verfüllte Gräben (40,41) mit dotiertem Polysilizium gefüllt sind, welches die elektrischen Verbindungen zwischen dem Fotozellenteil (20) und der elektronischen Schaltung herstellt.**
- 30 5. **Fotodetektor nach einem der Ansprüche 1 bis 4, wobei die verfüllten Gräben auch zur elektrisch nicht-leitenden Trennung (Isolation) verschiedener Chip-Bereiche verwendet sind.**
6. **Fotodetektor nach einem der Ansprüche 1 bis 5, wobei dieser mit CMOS- oder BiCMOS-Prozessen hergestellt ist.**

7. **Verfahren** zur Herstellung eines Fotodetektors gemäß Anspruch 1, für geringe zu verarbeitende Lichtleistungen, mit Transimpedanz-Verstärker und Auswertelektronik (30) in monolithischer Integration, hauptsächlich mit folgenden Herstellungsschritten;

- 5 - Einsatz von hochohmigem Silizium (100 bis 1000 Ohm*cm) eines ersten Leitungstyps, insbes. p-leitend, in einer Scheibe als Ausgangsmaterial,
- maskenbegrenzte Umdotierung eines Bereiches zum entgegengesetzten Leitungstyp, insbes. durch eine Ionenimplantation, mit anschließender Ausheilung auf der für die Auswertelektronik (30) vorgesehenen Scheibenseite (V);
- 10 - Epitaxie zur Erzeugung einer Schicht der Dicke von im wesentlichen 10 bis 25µm und des ersten Leitungstyps des Ausgangsmaterials mit einer Dotierung im Bereich von 5 bis 50 Ohm*cm auf der einen Scheibenseite;
- 15 - Kontaktierung der nunmehr vergrabenen umdotierten Schicht (gemäß zweitem Schritt) mittels einer Herstellung lokaler Dotierungen der Epitaxieschicht über eine Sinker-Diffusion **oder** über dotierte Bereiche enthaltende, (speziell) verfüllte Gräben (Trenchs);
- 20 - Planarisierung zumindest der verfüllten Gräben der Oberfläche der Scheibenseite mit der Epitaxieschicht;
- Durchführung eines (normalen) CMOS- oder BiCMOS-Prozesses zur Herstellung der integrierten elektronischen Schaltung (30) auf der einen Scheibenseite;
- 25 - Abdünnen der Scheibe auf der anderen Seite,
- insbes. Aufbringen einer Antireflexionsschicht auf der einen Seite;
- Vereinzelung und Montage der Chips sowie Verschluss mit einer im Empfindlichkeitsbereich des Fotodetektors optisch transparenten Verschlussmasse (61).

8. **Verfahren** nach Anspruch 7, zur Herstellung eines Fotodetektors, wobei

- 30 - nach der Vereinzelung eine Montage des Chip auf einen COL (Chip on Lead) Trägerstreifen erfolgt, mit der einen Seite (Detektorseite), und eine elektrische Verbindung durch Bonddrähte in konventioneller Weise erfolgt.

9. **Verfahren** nach Anspruch 7, zur Herstellung eines Fotodetektors, wobei

- 35 - nach der Vereinzelung eine Montage des zumindest einen Chips auf einer Leiterplatte oder einen Lead-Frame (Chip-Trägerstreifen) mit der Seite der elektronischen Schaltung (30) erfolgt;
- der montierte Chip (10) verschlossen wird mit einer im Empfindlichkeitsbereich des Fotodetektors optisch transparenten Verschlussmasse (61).

10. **Fotodetektor** für geringe zu verarbeitende Lichtleistungen mit Transimpedanz-Verstärker und Auswerteelektronik in monolithischer Integration, d. h. sowohl Fotozellenteil als auch Auswerteelektronik (20,30) werden im gleichen einkristallinen Halbleitermaterial realisiert,
5 wobei der vergrabene Fotozellenteil und der darüberliegend angeordnete elektronische Schaltungsteil der Chipvorderseite (V) zugeordnet sind; elektrische Verbindungen in Form von Trenches (40,41) zwischen dem Fotozellenteil und der elektronischen Schaltung in Richtung der oder parallel zur Chipnormalen vorhanden sind;
10 um zu detektierendes Licht von der Chiprückseite (R) einfallen zu lassen (vgl. Figur 1).

11. Monolithischer Fotodetektor nach Anspruch 10, wobei die Chiprückseite zur Aufnahme des zu detektierenden Lichts ausgebildet ist (vgl. Figur 1, 1a).

12. Monolithischer Fotodetektor nach Anspruch 10, wobei die elektrischen
15 Verbindungen (40) zwischen dem Fotozellenteil und der elektronischen Schaltung durch in bestimmten Bereichen dotierte speziell verfüllte Gräben (Trenches) gebildet werden und sich ausschließlich innerhalb des einkristallinen Halbleitermaterials befinden.

13. Monolithischer Fotodetektor nach einem von Anspruch 10 bis 12, wobei die
20 verfüllten, sich ausschließlich innerhalb des einkristallinen Halbleitermaterials befindlichen Gräben (40) durchgängig dotierte und somit durchgängig leitfähige Seitenwände (41a,41b) besitzen, welche die elektrischen Verbindungen zwischen der Fotozelle und der elektronischen Schaltung herstellen.

25 14. Monolithischer Fotodetektor nach einem der Ansprüche 10 bis 12, wobei die speziell verfüllten Gräben (41) mit dotiertem Polysilizium gefüllt sind, welches die elektrischen Verbindungen zwischen der Fotozelle und der elektronischen Schaltung herstellt.

15. Monolithischer Fotodetektor nach einem der Ansprüche 10 bis 14, wobei die
30 verfüllten Gräben eine elektrisch nicht leitende Trennung (Isolation) verschiedener Chip-Bereiche vornehmen.

16. Monolithischer Fotodetektor nach einem der Ansprüche 10 bis 15, wobei dieser mit CMOS- oder BiCMOS- Prozessen hergestellt ist.

17. **Verfahren** zur Herstellung eines Fotodetektors für geringe zu verarbeitende Lichtleistungen mit Transimpedanz-Verstärker und Auswerteelektronik in monolithischer Integration gemäß Anspruch 1, gekennzeichnet durch folgende Herstellungsschritte

5 7.1) Einsatz von hochohmigem Silizium (100 bis 1000 Ohmcm) des einen Leitungstyps,

10 7.2) maskenbegrenzte Umdotierung eines Bereiches zum entgegengesetzten Leitungstyp, vorzugsweise durch Ionen-Implantation mit anschließender Ausheilung auf der(später die Elektronik tragenden) Scheibenvorderseite,

15 7.3) Epitaxie zur Erzeugung einer Schicht der Dicke von 10 bis 25 µm und des Leitungstyps des Ausgangsmaterials mit einer Dotierung im Bereich zwischen 5 bis 50 Ohmcm auf der Scheibenvorderseite,

20 7.A1) Kontaktierung der maskenbegrenzten, nunmehr vergrabenem umdotierten Schicht (gemäß Schritt 7.2) mittels speziell verfüllter Gräben (Trenches),

25 7.A2) Planarisierung der speziell verfüllten Gräben auf der Scheibenvorderseite,

7.4) Durchführung eines normalen CMOS- oder BiCMOS- Prozesses zur Herstellung der integrierten elektronischen Schaltung auf der Scheibenvorderseite,

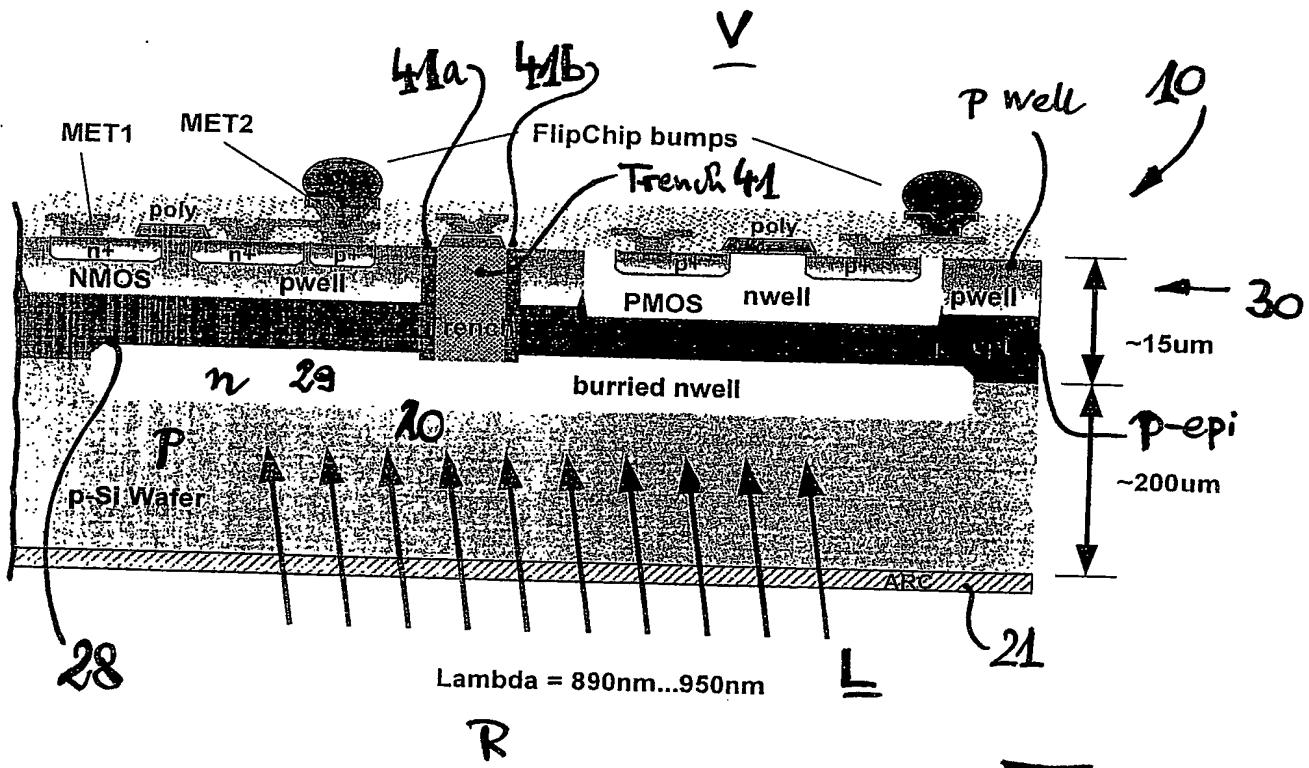
7.5) Abdünnen der Halbleiterscheibe von der Scheibenrückseite her,

7.6) nach Vereinzelung Montage des Chip auf die Leiterplatte oder einen Lead Frame (Chip-Trägerstreifen) mit der Vorderseite (Seite der elektronischen Schaltung) nach unten und Verschluss mit einer im Empfindlichkeitsbereich des Fotodetektors optisch transparenten Verschlussmasse.

18. **Verfahren** nach Anspruch 17, wobei eine Reihenfolge durch die fortlaufende Nummerierung festgelegt ist.

30 19. **Verfahren** nach Anspruch 17, wobei die Schritte 17.A1 und nachfolgend 17.A2 immer nach 17.3 erfolgen, alternativ aber auch nach 17.4 oder innerhalb des Verfahrenskomplexes des Schrittes 17.4 ausgeführt werden.

* * * * *



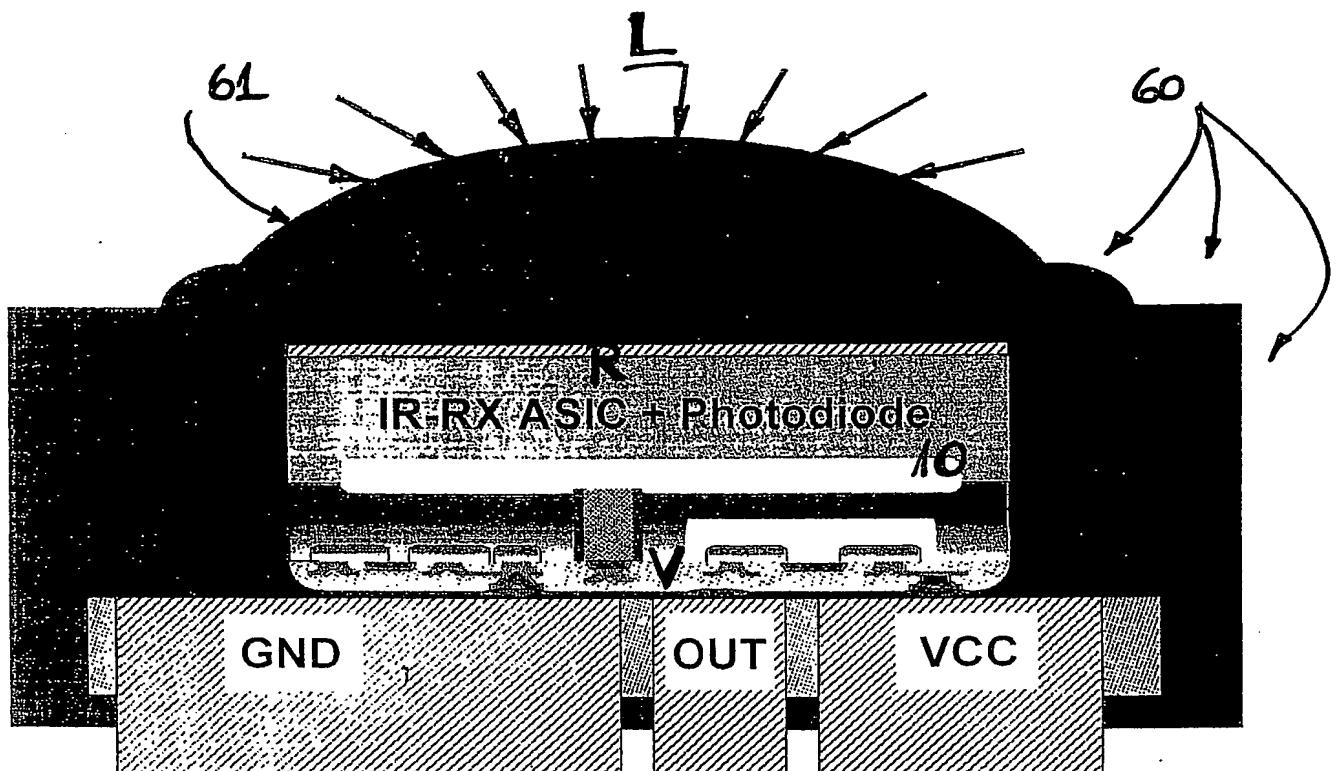


Fig 2

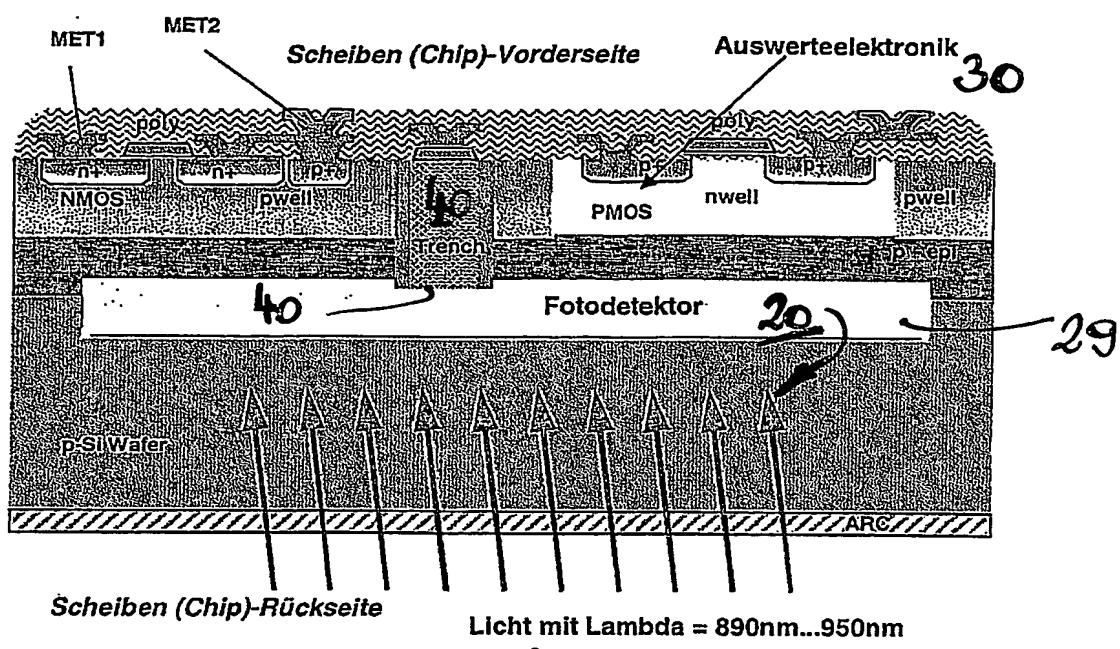


Fig. 1a

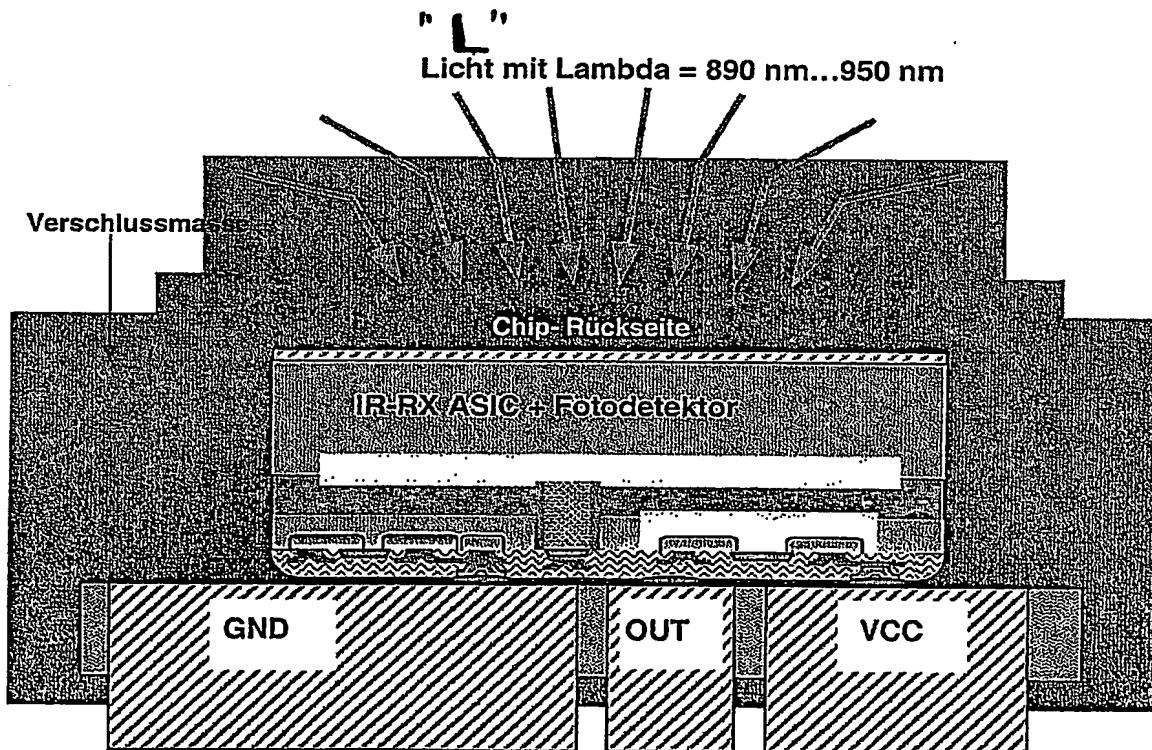


Fig. 2a

BEST AVAILABLE COPY